

基于多核异构的双系统实时 EtherCAT 主站设计研究

陈熙引

广州致远电子有限公司

DOI:10.12238/acair.v2i4.10342

[摘要] 在工业自动化领域, EtherCAT作为一种高速实时以太网通信协议, 以其卓越的性能被广泛应用于多轴控制系统。为满足工业应用对实时性、可靠性和灵活性的高要求, 本文提出了一种基于多核异构处理器的实时EtherCAT主站设计方案, 结合Linux和FreeRTOS双系统。该方案充分利用Linux系统的丰富功能与FreeRTOS的硬实时能力, 通过优化双系统环境下的资源管理和任务调度, 实现高效的EtherCAT通信与精确的同步控制。本文详细介绍了EtherCAT系统架构、双系统设计以及实验测试, 结果表明该系统能够支持最少125us周期的控制, 且在长期运行中, 1ms周期的抖动时间小于2us, 验证了该方案的有效性与实用性。

[关键词] EtherCAT; Linux; FreeRTOS; 主站; 抖动

中图分类号: TN253 文献标识码: A

Research on real-time EtherCAT master station design of dual system based on multi-core isomerization

Xiyin Chen

Guangzhou Zhiyuan Electronics Co., Ltd.

[Abstract] In the field of industrial automation, EtherCAT, as a high-speed real-time Ethernet communication protocol, is widely used in multi-axis control systems due to its outstanding performance. To meet the high demands for real-time performance, reliability, and flexibility in industrial applications, this paper proposes a real-time EtherCAT master station design scheme based on a multi-core heterogeneous processor, integrating Linux and FreeRTOS dual systems. This scheme leverages the rich functionalities of the Linux system and the hard real-time capabilities of FreeRTOS. By optimizing resource management and task scheduling in the dual-system environment, it achieves efficient EtherCAT communication and precise synchronization control. This paper details the EtherCAT system architecture, dual system design, and experimental testing. The results indicate that the system can support control with a minimum cycle of 125us, and during long-term operation, the jitter time for a 1ms cycle is less than 2us, validating the effectiveness and practicality of the proposed scheme.

[Key words] EtherCAT; Linux; FreeRTOS; Real-time Ethernet; Master Station Design

引言

在现代制造业中, 自动化控制系统持续面临着提升数据处理速度、操作精度、抗干扰性能和响应实时性的需求。传统的现场总线控制方法已逐渐无法满足这些日益增长的标准, 工业以太网技术凭借其出色的实时性和高度的可靠性, 成为了推动工业自动化技术进步的关键力量^[1]。例如, 目前被广泛采用的工业以太网协议包括但不限于Profinet、Modbus/TCP以及Powerlink等, 它们都在各自的应用领域内展现出了显著的优势。

EtherCAT协议采用了一种称为“即时数据处理”的技术, 使得信息能够在网络中高速流转, 从而确保了优异的实时控制性能。这种技术在自动化检测、机器人技术等多个工业应用领

域中都显示出了其重要的实用价值。

然而, 现有的EtherCat主站方案往往存在成本高、复杂性大和实时性不足等问题。例如, 基于PC的系统通常价格昂贵^[2], 而FPGA的使用则对开发者的技能要求较高^[3-4]。Linux在实时性方面也未能完全满足工业需求^[5-6], 而裸机开发则面临扩展性不足的困境^[7-8]。

为了解决这些问题, 本文提出了一种基于Linux和FreeRTOS的双系统架构, 使用KPA EtherCAT协议栈构建EtherCAT主站。该方案结合了Linux的丰富功能与FreeRTOS的硬实时能力, 经过详尽的周期性和实时性测试, 验证了系统在满足EtherCAT主站实时性和可扩展性方面的有效性。

1 Ethercat系统架构

EtherCAT协议是一种高效的实时以太网通信协议,它构建了一个以分布式控制为核心的系统,允许众多设备通过单一物理媒介进行连接和数据交换。如图1展示的那样,该系统的设计和运作原理包括使用搭载多核异构的芯驰D9340芯片,该芯片与PHY芯片相连,并通过PHY芯片与安装了网络隔离变压器的RJ45接口相连,形成了EtherCAT主站。系统的从站部分则由若干伺服驱动器和伺服电机组成,主站负责通过以太网线向所有连接的从站发送EtherCAT协议的数据帧。

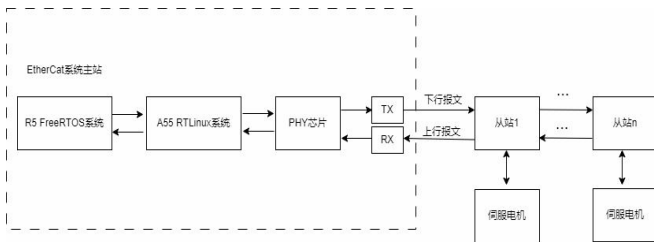


图1 EtherCAT系统架构

2 双系统设计

本系统采用国产芯驰D9340多核异构处理器,具备强大的计算能力和灵活的架构。该处理器包含2个64位的Arm® Cortex®-A53核,主频为1.0GHz,适用于处理复杂的高层应用和用户界面;同时配备4个Cortex®-R5F内核,主频为800MHz,专注于实时任务和低延迟处理。系统还配置了1GB DDR4内存、4GB eMMC存储和32KB FRAM,以满足数据存储和处理的需求。

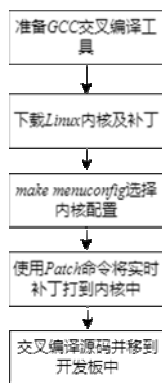


图2 移植Linux内核及其补丁

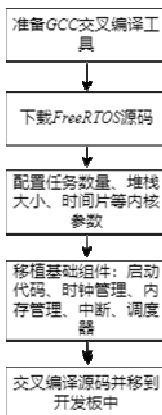


图3 移植FreeRTOS

在Cortex®-A53核上,如图2所示,移植Linux内核,并对其进行了实时补丁(RT补丁)处理,以增强系统的实时性能。这一配置使得系统能够高效地处理复杂的任务调度和资源管理,同时保持系统的灵活性和可扩展性。并将A53的ethernet配置成实时线程,使用最高优先级99,使用核绑定和核隔离,减少操作系统调度带来的损耗,提高实时性。

在Cortex®-R5F核上,如图3所示,移植freeRTOS实时操作系统,提高协处理器实时性。

通过这种双系统设计,系统能够充分利用多核处理器的异构计算能力,实现高效的资源利用和实时性能,为复杂的工业控制任务提供了坚实的基础。

3 EtherCat主站设计

3.1 EtherCat协议栈移植

根据KPA提供 EtherCat协议栈源码,修改适配层接口,设置最高实时优先级,源代码使用socket通信,设计共享缓存数据结构和中断通信驱动。A53核实现以太网驱动和定时器外设,且负责EtherCAT 数据应用逻辑处理,R5核负责Ethercat数据帧收发与硬件消抖,核间交互数据使用共享内存和中断通知。数据交互使用共享内存,数据结构设计无锁化FIFO,FIFO具备发送优先级,确保PDO帧得到优先处理,定时器用于硬件消抖,控制数据发送的时间。A53 处理好数据放在FIFO,更新定时器比较时间,R5根据定时器的比较寄存器进行数据发送。R5接收到的数据,放入FIFO,中断通知A53进行数据处理。

3.2 应用程序设计

使用AWStudio-for-Motion-Control上位机配置工具进行eni文件配置,包括了从站的SM、PDO、FMMU等相关信息,将eni文件使用EcatSimpleStart接口进行初始化,使用EcatGetMasterState请求切换状态至OP。如图4所示,当OP状态进入8时,说明EtherCat启动成功。

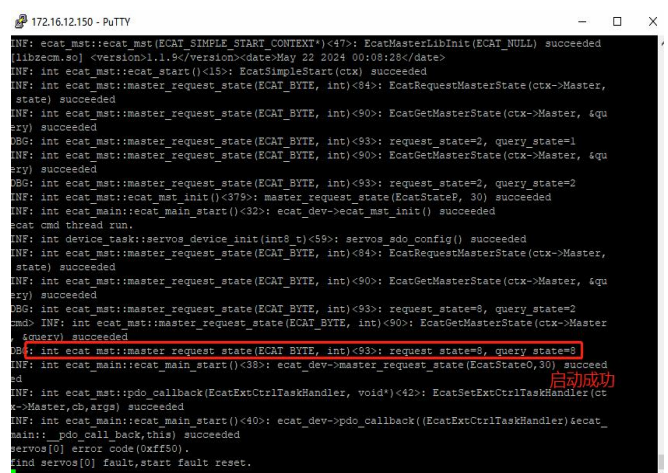


图4 EtherCat启动

如图5所示,使用 EcatSetExtCtrlTaskHandler 接口进行周期回调注册,进行相关的周期性任务处理。

3.3 EtherCat抖动时间测试

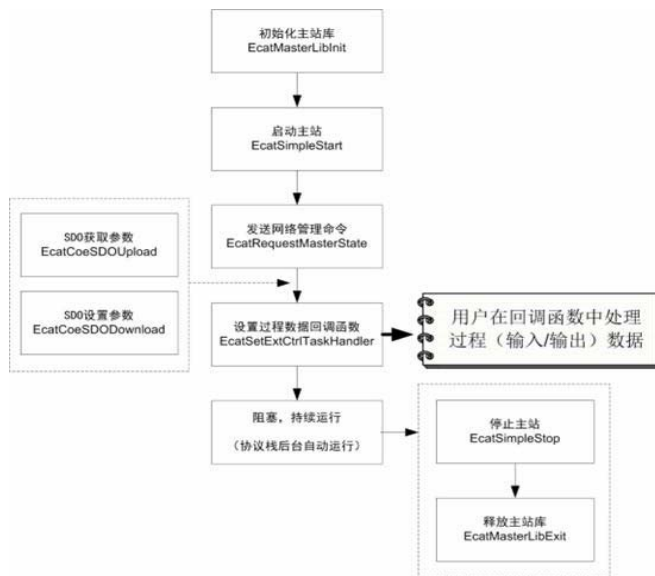


图5 主站运行流程

EtherCAT抖动时间是评估主站与从站之间通信同步性和实时性能参数。以下是进行EtherCAT抖动测试的一般步骤：

- (1) 确保EtherCAT网络中的所有设备，一个主站、一个从站；
 - (2) 准备测试软件，自定义脚本，以及网络分析工具Wireshark。
 - (3) 配置主站控制器，设置EtherCAT网络参数，如总线周期时间、从站地址等。
 - (4) 连接测试设备使用示波器或逻辑分析仪连接到EtherCAT网络，以便捕获通信数据和时间戳。
 - (5) 启动EtherCAT主站，开始周期性数据交换。
 - (6) 捕获数据，使用网络分析工具捕获EtherCAT网络上的数据包，使用示波器记录从站响应的时间戳。
 - (7) 分析抖动分析捕获的数据包，计算连续两个数据包之间的时间间隔。记录时间间隔的变化，这将反映系统的抖动情况。
- 分别对125、250、500、1000us周期EtherCat通信进行1200s的测试，所获取的结果如表1所示。

表1 EtherCAT 抖动性能测试结果

发送周期(us)	最大抖动(us)	最小抖动(us)	通信周期(s)
1000	0.963	0	1200
500	0.938	0.001	1200
250	0.997	0	1200
125	0.92	0	1200

对1ms周期EtherCat进行长时间测试。统计的抖动时间分布结果如图6所示。

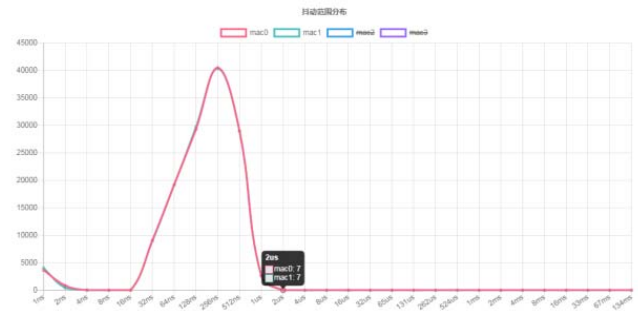


图6 EtherCat抖动时间分布图

实验结果表明，所设计的双系统主站通信抖动稳定在2us之内，基于多核异构处理器的EtherCat主站分布时钟抖动比较小，能够满足工业现场中对实时性要求比较高的系统应用。

4 结束语

以多核异构处理器为载体，构建双系统同时满足实时性与扩展性，移植了KPA Ethercat主站协议栈搭建了Ethercat主站，主站通信周期低至125us，抖动小于1us。经长时间测试，系统运行稳定，具有良好的实时性，能够满足工业以太网对实时性的要求。该系统的研究结果对系统实时性要求高的运动控制、数据采集和多电机同步控制等领域具有较高的研究意义。

【参考文献】

- [1]常玉冬,王超.EtherCAT主站协议SoE的研究与实现[J].组合机床与自动化加工技术,2016,(11):4.
- [2]党选举,李帅帅,伍锡如,等.EtherCAT主站与主站通信协议的研究与实现[J].组合机床与自动化加工技术,2017,(1):4.
- [3]徐健,唐小琦,宋宝.基于ARM+FPGA的EtherCAT主站设计及实现[J].组合机床与自动化加工技术,2016,(6):4.
- [4]孙跃祥,郭锐锋,尹震宇.基于Zynq平台的EtherCAT主站系统设计与实现[J].组合机床与自动化加工技术,2020,(11):000.
- [5]马春敏,康存锋,黄旭东,等.基于Linux的EtherCAT主站的研究[J].制造业自动化,2011,33(8):5.
- [6]李宗坡,贺加乐,邱昌华,等.基于Linux平台EtherCat主站的实现和实时性研究[J].信息系统工程,2022,(1):53-56.
- [7]李备备,栾勇,王超,等.基于AM3358处理器的嵌入式实时EtherCAT主站的构建[J].组合机床与自动化加工技术,2015,(5):5.
- [8]张少勋.基于嵌入式数控平台的EtherCAT主站实现[D].华南理工大学,2024-10-22.

作者简介：

陈熙引(1991--),男,汉族,浙江平阳人,工程师,硕士,研究方向为工业通讯。