

面向未来的数字 EDA 技术趋势与高校合作展望

常晶舒 汪东博

上海合见工业软件集团有限公司

DOI:10.12238/acair.v3i3.15584

[摘要] 本文探讨了面向未来的数字EDA技术趋势,重点分析了全场景超大容量硬件仿真加速验证平台和高速接口IP解决方案两个核心方向。首先,介绍了基于自主研发的新一代专有硬件仿真架构的创新点,包括先进商用FPGA芯片、UVSyn高效能RTL综合工具和智能化全自动编译器等关键技术,分析了其在超大规模ASIC/SOC仿真验证中的应用和优势。其次,详细讨论了高速接口IP解决方案的发展趋势,涵盖了超以太网IP和SerDesIP的技术突破及其在智算、HPC、通信等领域的广泛应用。最后,展望了高校合作的前景,提出通过联合实验室、科研攻关和多层次人才培养机制,推动技术创新和产业生态的发展。

[关键词] 数字EDA; 硬件仿真; FPGA; 高速接口IP; 超以太网; 高校合作

中图分类号: TN913.24 文献标识码: A

Future-Oriented Digital EDA Technology Trends and Prospects for University Collaboration

Jingshu Chang Dongbo Wang

Shanghai Hejian Industrial Software Group Co., Ltd.

[Abstract] This paper explores future trends in digital EDA technology, with a focus on two core directions: all-scenario ultra-large-capacity hardware simulation acceleration verification platforms and high-speed interface IP solutions. First, it introduces the innovative features of the next-generation proprietary hardware simulation architecture developed in-house, including advanced commercial FPGA chips, the UVSyn high-performance RTL synthesis tool, and an intelligent fully automatic compiler, and analyses their applications and advantages in the simulation and verification of ultra-large-scale ASIC/SOCs. Second, it delves into the development trends of high-speed interface IP solutions, covering technical breakthroughs in ultra-Ethernet IP and SerDes IP and their widespread applications in intelligent computing, HPC, and communications fields. Finally, it envisions the prospects for university collaboration, proposing to drive technological innovation and industrial ecosystem development through joint laboratories, research and development efforts, and multi-tiered talent cultivation mechanisms.

[Key words] digital EDA; hardware simulation; FPGA; high-speed interface IP; ultra-Ethernet; university collaboration.

引言

随着半导体工艺和芯片设计复杂度的不断提升,数字电子设计自动化(EDA)技术正面临前所未有的挑战和机遇。在超大规模集成电路(ASIC)和系统级芯片(SoC)的设计过程中,验证和接口是两个关键环节。先进的硬件仿真加速验证平台和高速接口IP解决方案成为应对这些挑战的核心技术。全场景超大容量硬件仿真加速验证平台,基于自主研发的新一代专有硬件仿真架构,采用先进商用FPGA芯片、UVSyn高效能RTL综合工具和智能化全自动编译器,能够支持从1.6亿门到460亿门的系统规模,为超大规模仿真验证提供强大支持。同时,高速接口IP解决方案,不仅支持国内外先进工艺,还包含超以太网IP和多协议兼容的

SerDesIP,广泛应用于智算、HPC、通信、自动驾驶等领域。本文将深入探讨这些技术的创新点与发展趋势,并展望通过与高校合作,构建产学研一体化的技术创新和人才培养体系。

1 数字EDA技术的未来趋势

1.1 超大容量硬件仿真加速: 构筑SoC验证的主力平台

随着芯片设计复杂度的提升,特别是在ASIC和SoC设计中,验证环节变得愈发重要。全场景超大容量硬件仿真加速验证平台的出现,标志着硬件仿真技术进入了一个新的阶段。该平台基于自主研发的新一代专有硬件仿真架构,结合商用FPGA芯片和高效能RTL综合工具(如UVSyn),能够在更短的时间内完成超大规模的验证工作。它能够支持从1.6亿门到460亿门的系统规模,

并通过级联技术将单机架容量扩展至57亿逻辑门,为未来智能计算和高性能计算领域的SoC提供强大的验证支持。这不仅有效解决了传统验证平台在处理大规模系统时的性能瓶颈,还为快速迭代的芯片设计提供了更高的灵活性和效率。

1.2 专有架构与关键工具链创新: UVSyn与智能编译器的技术突破

在超大规模硬件仿真加速平台中,专有架构的设计和工具链的创新是其核心竞争力之一。UVSyn高效能RTL综合工具作为一项关键技术,能够显著提升设计的综合效率并加速验证过程。通过自动化的方式,UVSyn能够快速将设计从RTL代码转换为高效的硬件实现,同时优化时序和功耗,减少验证过程中出现的资源冲突。此外,智能化的全自动编译器能够自动化完成从设计到验证的整个过程,大幅提高验证平台的部署速度和准确性。随着技术的不断发展,未来的仿真工具将更加智能化,能够自适应调整仿真过程中的各种参数,以实现更高效的验证工作^[1]。

1.3 接口与存储模型融合: 加速仿真平台“真实世界感知”能力

仿真验证不仅需要强大的计算能力,还需要精确模拟各种复杂的系统环境和外部接口。为此,硬件仿真平台中的接口和存储模型设计变得尤为重要。通过采用高低速接口(如PCIe、DDR、Ethernet等),仿真平台能够更真实地模拟实际应用场景中的数据传输与处理过程。此外,针对不同应用需求,仿真平台还可以支持多种存储模型,包括动态存储、缓存管理等,以应对复杂数据流的处理要求。这样的系统级仿真模型,使得仿真平台不仅能对电路进行单独验证,还能在更真实的环境下模拟大规模SoC系统的运行,确保芯片设计在实际应用中的稳定性和可靠性。

2 高速接口IP的发展趋势与产业融合

2.1 超以太网IP的突破与智算系统互联的演进

随着全球数据量的急剧增加,超大规模数据处理和高速计算的需求也随之不断攀升。超以太网IP,特别是如800G和1.6T的高速接口,成为推动智能计算和人工智能训练集群发展的核心技术之一。通过这些超高速接口,芯片之间可以实现超大带宽与极低延迟的数据交换,这为满足数据中心对高性能计算的严格要求提供了强有力的支持。如今,超以太网IP不仅可以应对海量数据的实时传输需求,还支持更高的集成度和灵活的可扩展性,使得根据不同应用场景定制化配置成为可能。例如,在5G通信、自动驾驶、虚拟现实等领域,超以太网IP的应用正在逐步拓展,成为支撑大数据处理、云计算平台以及智能计算系统的关键基础设施。展望未来,随着计算需求的持续增长,超以太网IP将更加普及,推动更高效、更智能的系统互联,进而在多个技术领域发挥更加关键的作用,特别是在智能交通、物联网、大规模数据分析等领域,助力行业实现下一代技术的突破与发展^[2]。

2.2 SerDesIP的工艺适配与多协议融合策略

SerDes(串行解串器)IP技术的工艺适配与多协议融合已成为EDA领域中的重要发展趋势。随着工艺节点的不断推进,尤其是在5nm、3nm等先进制程下,SerDesIP的设计变得越来越复杂,

需要适应更高的传输速度、更低的功耗要求以及对更多协议的支持。为了应对这一挑战,业界逐步采用集成化设计方法,将多种高速通信协议,如PCIe、SATA、DisplayPort等集成到单一的SerDesIP中,从而降低芯片设计的复杂性和成本,同时保证其在不同应用场景中的广泛适用性。通过这一策略,SerDesIP不仅能够提升系统的传输速率,还能够有效减少功耗,优化系统性能^[3]。这种多协议兼容的设计不仅适应了快速发展的5G、6G通信技术,还在数据中心、高性能计算、汽车电子、消费电子等多个领域中得到了广泛应用。未来,随着新一代通信技术的普及以及对数据传输速率和带宽要求的进一步提高,SerDesIP将进一步发挥其关键作用,成为推动下一代高性能计算平台和智能设备的重要组成部分,推动信息技术的持续创新与发展。

2.3 IP部署的工程化实践与生态建设

IP解决方案的成功部署不仅依赖于先进的技术研发,还需要强大的工程化支持和完善的产业生态建设。随着芯片设计复杂度的不断提升,IP设计与验证流程的效率与可靠性变得尤为重要。为了应对这些挑战,行业内的多个公司已经通过与EDA工具和仿真平台的深度集成,形成了高效的验证和优化流程,大大降低了流片过程中的风险,提高了产品的市场响应速度。同时,随着技术发展,成熟的IP生态系统为芯片设计公司提供了丰富的资源,包括已有的IP库、验证工具、仿真平台等,帮助公司在较短的时间内完成复杂芯片的设计与验证,迅速进入市场。这一工程化实践的成功实施,推动了多个高速接口IP的广泛应用,特别是在数据中心、智能计算、自动驾驶等领域中,显著提升了整个产业链的运行效率和技术水平。未来,随着开源硬件、IP即服务(IP-as-a-Service)概念的兴起,IP的部署将更加灵活和多元化,进一步推动产业间的合作与创新。通过这种开放且协同的生态建设,更多的企业能够在更短的时间内实现技术突破,推动半导体产业的快速发展,促使整个技术生态更加健康、可持续地发展^[4]。

3 高校合作展望: 技术协同与人才培养并进

3.1 建设高校联合实验室: 技术创新与实训平台的融合

在EDA技术的创新与发展过程中,高校的科研能力与企业的技术实践结合,发挥着越来越重要的作用。通过建立高校联合实验室,企业和高校可以在多个技术领域进行深度合作,共同解决技术难题,推动新型硬件仿真加速验证平台和高速接口IP的研发进程。企业不仅能够为高校提供先进的硬件设备、实际的应用场景和丰富的行业经验,还可以借助高校的理论研究和创新思维,拓展技术边界,提升产品的研发能力和市场竞争力。同时,高校则能够通过与企业合作,将其理论研究成果转化为具体应用,推动科技成果的产业化。在此过程中,联合实验室还为学生提供了一个跨学科、跨领域的技术实训平台。通过这一平台,学生不仅能够获得先进的实践设备和技术支持,还能够更好地理解从理论到实践的转化过程,深入了解EDA技术的发展趋势与挑战。通过真实的技术问题和研发任务,学生的动手能力和创新能力得到显著提升,为企业培养了具备综合素质和创新能力的

人才。随着这种合作模式的逐渐普及,高校与企业的技术协同和人才培养将为EDA技术创新提供源源不断的动力,进一步促进产业技术的进步与发展。

3.2 人才培养与行业需求对接: 打造“产学研用”一体化教育体系

随着EDA技术的不断发展和应用,市场对高端技术人才的需求急剧增加,尤其是具备深厚理论基础与丰富实践经验的复合型人才。为了更好地与行业需求对接,高校与企业的合作应从单纯的技术研发扩展到人才培养的深度融合。高校可以通过开设与EDA技术相关的专业课程、组织行业专家讲座、搭建校企联合实训基地等方式,为学生提供与最新技术和行业需求紧密相连的教育资源。在此过程中,行业导师的加入尤为重要,他们能够通过分享自己的经验和见解,让学生了解产业实际需求与发展趋势,并帮助学生在学术知识的基础上提升实践技能。此外,学校还应为学生提供更多的实习与就业机会,通过与企业的深度合作,确保学生能够在学习过程中积累实践经验,增加职业竞争力。与此同时,企业也能通过高校培养的人才,更加精准地满足技术创新的需求。通过这种“产学研用”一体化的教育体系,企业不仅能够获得一线技术人才,还能够加强与高校的沟通与合作,提升创新能力,推动技术的产业化进程^[5]。最终,这种多方协同的合作模式将进一步缩短产业技术的落地周期,推动EDA技术的发展与普及,为产业带来更多创新成果和实际应用,打造更加紧密的产学研用合作生态。

3.3 多层次合作模式: 从基础研究到应用推广

高校与企业的合作应从单一的技术研究延伸到多层次的全面合作,包括基础研究、应用推广和技术服务等多个层面。在基础研究方面,高校可以与企业共同攻克EDA技术中遇到的难题,探索新的计算模型、算法和硬件架构。在应用推广方面,企业可以利用高校的研究成果,推动技术的商业化落地。同时,高校还可以通过产业化孵化、技术转化等途径,将科研成果转化为实际产品,推动EDA技术在各个行业领域的应用。通过这种多层次的合作模式,双方能够形成互补优势,不仅推动了技术的发展,也

促进了产学研用的深度融合。

4 结论

EDA技术的未来发展方向深刻影响着整个半导体行业,特别是在超大容量硬件仿真加速验证和高速接口IP的设计与应用中,展现了广泛的前景。随着技术的不断进步,特别是在自主研发的硬件仿真架构和高速接口IP方面的突破,行业正在向更高效、更智能化的方向发展。这些技术的创新不仅解决了当前设计验证中的瓶颈,还为未来智能计算、高性能计算和通信等领域的快速发展提供了强有力的支撑。高校与企业之间的合作,在技术研发、人才培养以及产业应用等方面发挥了重要作用。通过联合实验室和人才培养基地的建设,企业和高校可以共同促进技术的创新与产业化进程,推动EDA技术的发展。此外,随着“产学研用”一体化的推进,行业和学术界的合作模式将进一步深化,为未来的EDA技术创新提供更加坚实的基础。展望未来,EDA技术将继续推动全球科技的进步,助力半导体产业的发展,带动各行业向智能化、数字化方向迈进。

【参考文献】

- [1]杨晔,郭正.后摩尔时代,十大EDA验证技术趋势展望[J].电子产品世界,2023,30(1):10-11.
- [2]李玉照,吴嵩.电子设计自动化EDA技术状况与展望[J].集成电路应用,2022,39(11):246-247.
- [3]是德科技.三大趋势,引领EDA未来[J].集成电路与嵌入式系统,2022,22(11):93.
- [4]姜红军.电子设计自动化EDA技术状况与展望[J].电脑爱好者(普及版)(电子刊),2020(3):1585-1586.
- [5]杨晔.后摩尔时代的芯片设计和EDA发展趋势[J].电子产品世界,2022,29(9):10-13.

作者简介:

常晶舒(1990--),女,汉族,吉林四平市人,本科毕业于天津工业大学,哈尔滨理工大学计算机硕士学位,中级工程师。研究方向:计算机、EDA、集成电路。