

单光子雪崩二极管（SPAD）的演化与创新

莫良华¹ 王小明¹ 李孝剑⁴ 王东生³ 杨明²

1.深圳阜时科技有限公司 广东 深圳 518003

2.深圳大学 广东 深圳 518060

3.深圳盈达信息科技有限公司 广东 深圳 518052

4.深圳市大鱼智行科技有限公司 广东 深圳 518109

DOI:10.12238/etd.v3i4.5270

摘要：立足于单光子探测技术的硬件核心——单光子雪崩二极管，详细探讨了它的工作原理、性能参数、物理模型、器件结构。通过分析国内外学术和产业界的研究现状，把握单光子探测器件的演化过程，从底层的器件物理展开分析从而达到对该技术更为深刻而综合的理解。

关键词：单光子；雪崩二极管；演化；创新

中图分类号：[TM23] **文献标识码：**A

Evolution and Innovation of Single Photon Avalanche Diode (SPAD)

Lianghua Mo¹, Xiaoming Wang¹, Xiaojian Li⁴, Dongsheng Wang³, Ming Yang²

1. Shenzhen Fushi Technology Co., Ltd. Guangdong Shenzhen 518003

2. Shenzhen University Guangdong Shenzhen 518060

3. Shenzhen Yingda Information Technology Co., Ltd. Guangdong Shenzhen 518052

4. Shenzhen Dayu Zhixing Technology Co., Ltd. Guangdong Shenzhen 518109

Abstract: Based on the hardware core of single photon detection technology - single photon avalanche diode, this paper discusses its working principle, performance parameters, physical model and device structure in detail. By analyzing the research status of academic and industrial circles at home and abroad, grasp the evolution process of single photon detection devices, and analyze from the underlying device physics, so as to achieve a more profound and comprehensive understanding of the technology.

Keywords: Single photon; Avalanche diode; Evolution; Innovation

引言

单光子探测是一种探测微弱光的技术，增强的灵敏度使其能够探测到光的最小能量量子——光子。单光子探测技术（SPD）是在光子尺度对光信号进行探测、分析和处理的关键技术，是光电检测技术领域的前沿。

近些年随着单光子探测器的发展，从传统较为笨重和昂贵的真空雪崩二极管（VPAD）、光电倍增管（PMT）向小型化的固态电子转变^[1]，单光子探测技术在消费电子3D成像、自动驾驶雷达^[2]、AR/VR以及建模方面都开始崭露头角。苹果系列产品的推出更是将这一技术推到了高点。iPad搭载的直接飞行时间成像（dToF）相机Lidar即采用单光子探测技术，一个摄像机，通过发射接收光信号，每个光采集像素都可以经时间相关的单光子计数（TCSPC）获取对应光子的TOF测量值，而非光强值，通过光速计算深度信息，从而在三维尺度上重建现实世界。目前智能手机是dToF的主要应用领域，随着市场对3D视觉与识别技术的兴趣日益浓厚，TOF的使用将进一步丰富3D sensing的应用场景，亦是AR/VR时代的催化剂。市场研究和策略咨询公司Tractica^[3]在其年度技术和市场分析中预测，全球3D成像和传感市场的年复合增

长将从2017年的82亿美元增长到2025年的579亿美元，增长率（CAGR）为50%（图1）。对真实世界高精度的建模对于人工智能意义重大，更多信息的获取将使得机器的智慧和效率急速提升，单光子探测技术的发展将是机器视觉的基石。

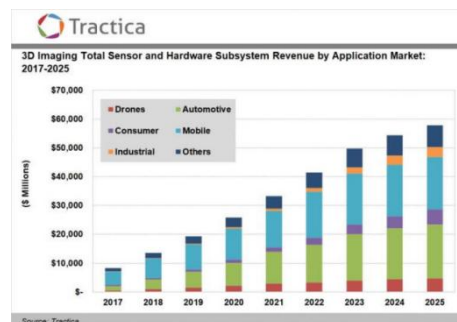


图1 Tractica数据2025年全球3D成像传感器市场将达到579亿美元^[3]

单光子探测技术在学术研究和商业产品化的广泛应用推动着该项技术继续朝着集成化、微型化、阵列化、高灵敏

度和低功耗等精进方向前进。

1 单光子雪崩二极管（SPAD）

单光子探测技术不论时间相关与否都需要单光子探测器件捕捉并感应单个光子，目前已用于单光子探测的器件有：雪崩光电二极管（APD），光电倍增管，真空雪崩光电二极管，增强光电二极管（IPD），超导单光子探测器（SSPD）^[4]和超导转换边缘传感器（TES）^[5]等。对于超导类的传感器，其工作温度都较低，冷却在超导转变温度之下，利用光子吸收后释放的局部热量产生阻变区域的原理来感测单个光子，多局限在实验室环境使用^[6]。而另一类光电二极管，往往通过光生载流子的倍增，检测瞬时可观的电流或者电压信号来探测单个光子。其中，光电倍增管，真空雪崩光电二极管，增强光电二极管所需要的真空条件较为苛刻，而固态的雪崩光电二极管具有量子效率较高，环境适应性强等特点，是目前较为热门的单光子探测器件。

APD，实质上是一种PN结二极管，基于光电效应，将光电信号进行转换。二极管在反向偏压下（即阳极负压，阴极正压偏置），耗尽区（Depletion Region）的光生载流子会在外加电场的牵引下由阴阳极收集，产生导通电流，电流强度正比于吸收光子数，称为线性模式（Linear Mode）^[7]。如图2，反向偏压越大，光生载流子经电场加速后的能量越大，就有可能通过碰撞晶体电离产生新的载流子，从而增大二极管转换的光强/电流的增益。当反向偏压继续加大，超过雪崩击穿电压（Breakdown Voltage），强电场下电离产生的电子-空穴对大概率再产生新的电子-空穴对，载流子的增加将会自持，倍增情况就像在陡峻的积雪山坡上发生雪崩一样越滚越大，反向电流剧增，甚至达到mA量级。由于初始时刻任意扰动如单个光子的吸收就能引发雪崩电流，而与同一时段接收的光子数无关。因此，这时候的光电二极管称为单光子雪崩二极管；这样的工作模式，称为盖格模式（Geiger Mode）。图2和图5展示了一个雪崩二极管在不同反向偏压下的电流-电压（I-V）特性曲线。

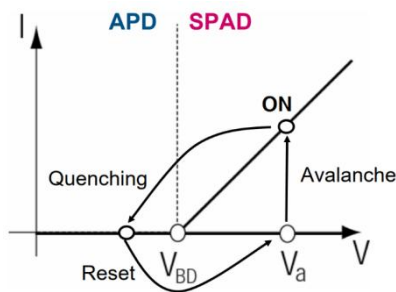


图2 雪崩二极管的线性模式和盖格模式

尽管SPAD技术发展迅速，但在1980年代开始采用平面型的制造技术之前并不能微型化^[8]，限制了它的应用。20世纪前SPAD一直没有能够进行大规模阵列化的制备。研究人员持续地对单个器件的模拟和实验为2003年CMOS工艺集成的SPAD器件以及紧随其后的阵列化打下了基础。最开始

仅是 8×4 和 32×32 的小型阵列，时至今日，Sony已经基于其传统的CMOS Image Sensor（CIS）180nm工艺开发出百万量级的SPAD阵列^[9]。现在，SPAD尺寸已经基本缩小到 $10 \mu\text{m}$ 左右^[10]。SPAD微型化的下一个重要步骤是向亚微米和深亚微米CMOS技术迁移，这将带来更好的阵列密度和更优的性能指标，例如低串扰，后脉冲和死区时间等。

SPAD由于工作在击穿电压之上，雪崩电流也仅仅需要单个光子的吸收触发，其性能参数和普通的二极管有所不同。结构上，由于要规避边缘预先击穿的风险，也会同传统的PN结二极管区别。下面将对SPAD的特征一一分析。

2 SPAD的性能参数

A. 光子探测效率，Photon Detection Efficiency（PDE）

SPAD作为一个PN结，通常包含衬底、耗尽区和中性区（Neutral Region）三部分。以一个平面型的SPAD为例（图3），光子入射时有几率在N中性区，耗尽区，P中性区以及衬底被吸收，从而使半导体价带上的电子跃迁至导带，形成电子-空穴对^[11]。光吸收系数（ α ）同光波长，半导体带隙宽度以及温度等因素有关。硅的禁带宽度大概在1.1~1.3eV，间接带隙，主要吸收可见光。在耗尽区产生的电子-空穴对经强电场加速，有几率碰撞电离产生新的电子-空穴对，继而触发雪崩，称为雪崩触发几率（ P ）。而中性区产生的少数载流子大多会被中性区的多数载流子复合，但也有一定的概率通过扩散的方式进入耗尽区，与耗尽区的光生载流子一样漂移加速，触发雪崩。最后被衬底吸收的光子，虽然也产生了电子-空穴对，由于离耗尽区较远，最终往往复合湮灭。通过等效的总的光吸收效率（ η ）乘以雪崩触发几率 P ，就可以得到SPAD光子探测几率（PDP）。由于SPAD的感光面积只占器件总面积的一部分，该占比又或称之为填充因子（FF），乘以PDP才是一个SPAD最终的光子探测效率^[12]。

$$PDE = PDP \times FF = \eta \times P \times FF$$

提高反向偏置电压可以提高SPAD的PDE。理论上，小型化的SPAD由于感光面积减小PDE会降低。

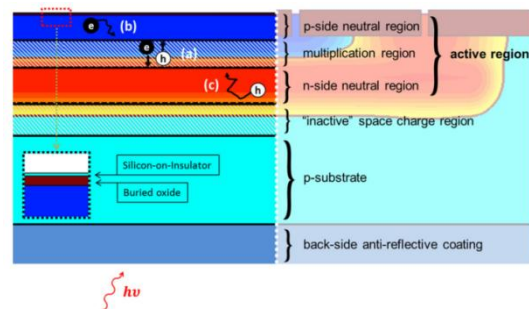


图3 SPAD器件各层，包括耗尽区，中性区和衬底

B. 时间抖动，Time Jitter（ T_j ）

对于给定的飞行时间，SPAD到达时间的静态波动被定义为时间抖动或定时分辨率，典型特征是飞行时间高斯分布的半峰全宽（FWHM）^[13]，如下图4所示。造成定时抖动的因素包括雪崩过程和定时Pick-Up电路。SPAD光子的

吸收位置不定,雪崩过程也存在几率,造成定时抖动的下限由耗尽区域的光生载流子的产生到倍增区域的载波传输延迟的不确定性给出。此外,电离系数、电子/空穴的差异以及雪崩积聚过程的涨落扩大了时间抖动。与 PDE 类似,时间抖动可以通过提高 SPAD 偏置电压加快雪崩过程来改善。由中性区少子扩散触发的雪崩耗时明显高于耗尽区光生载流子触发雪崩的时间,这将在接收时间的高峰分布图谱右侧上形成了一个尾形(图4),称为扩散尾形(Diffusion Tail)。

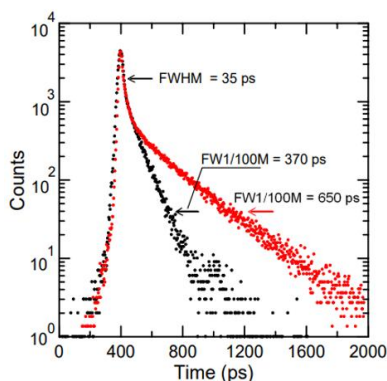


图4 SPAD的时间抖动,包括高斯分布的主峰和随时间指数衰减的尾形

C.击穿电压, Breakdown Voltage (V_B)

如前所述,SPAD本质上是一个PN结,因此击穿电压的计算方式同普通PN结一样,通过耗尽区的空间电荷浓度及电磁学的高斯定理即能粗略估计不同偏压下PN结接触面对应的最高电场强度(E_{max})。SPAD的雪崩过程要求电场强度大于 3×10^5 V/m,当知道PN结的掺杂浓度和轮廓,雪崩击穿电压就可以通过计算或者模拟的方式得到。以均匀掺杂的PN结为例,其内部最大电场强度和耗尽区宽度(W)计算如下:

$$E_{Max} = - \left[\frac{2e(V_{bi} + V_R)}{\epsilon_s} \left(\frac{N_A N_D}{N_A + N_D} \right) \right]^{1/2}$$

$$W = \left[\frac{2\epsilon_s(V_{bi} + V_R)}{e} \left(\frac{N_A + N_D}{N_A N_D} \right) \right]^{1/2}$$

其中 e 是单位电荷, ϵ_s 是半导体介电常数, V_{bi} 是PN结内建电势, V_R 是外置偏压, N_A 是P区受主杂质掺杂浓度, N_D 是施主杂质掺杂浓度。

高掺杂下,击穿电压将减小,较低的击穿电压能降低电路供电端的负担,也会降低探测系统的功耗。值得注意的是,当PN结双区的掺杂浓度太高时,耗尽层太薄,电场强度高。这种超强场可以把耗尽区内中性原子的价电子直接从共价键中拉出来,变为自由电子,同时产生空穴,这个过程称为场致激发。由场致激发产生的大量载流子,使PN结的反向电流剧增,呈现反向击穿现象。这种击穿称为齐纳击穿^[14](图5),且击穿电压小于雪崩击穿所需的电压。为此,SPAD的PN结通常只在其中一区进行重掺杂。

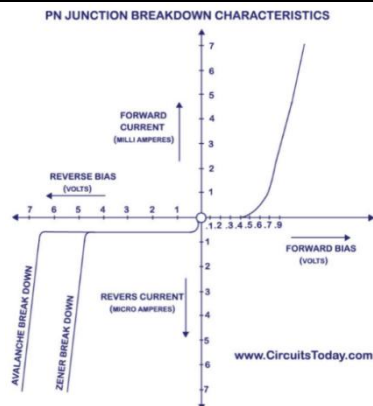


图5 PN结的电压-电流特性曲线,反向偏压过大会发生齐纳击穿和雪崩击穿

另一个关键点在于SPAD边缘的预先击穿,由于尖端电场汇聚的原因,器件在边缘凸起处更容易发生击穿现象,导致无法正常工作。虽然SPAD一般做成圆形以减小相应的风险,但在现有工艺条件下仍不可避免边缘击穿。学者们为提高SPAD边缘击穿的耐性,提出了诸如保护环(Guard Ring)等多种方法。

D.暗计数, Dark Count Rate (DCR)

暗计数是指在没有外界光照的情况下,SPAD由于内在的暗载流子代替光生载流子触发的雪崩事件^[15]。SPAD的暗载流子同普通PN结暗电流一样,为热激发的电子或者空穴,符合玻尔兹曼分布^[16]。另外耗尽区的强电场使得导带和价带弯曲,禁带宽度减小引发的隧穿载流子也是暗载流子的来源之一^[17]。在进行单光子探测时,后端电路无法有效地区分暗载流子和光生载流子引发的雪崩电流,因此尽可能地减小SPAD的暗计数将减小探测系统的噪声。暗计数与温度、电场强度、半导体缺陷以及器件面积有关,小型化的SPAD理论上拥有更低的暗计数。

暗计数的单位为Hz/ μm^2 。例如,基于180nm标准CMOS工艺,室温下直径为20 μm 的SPAD在400mV过量偏置和11.4V击穿电压时最大暗计数为4kHz。在90nm标准CMOS工艺中,直径为8 μm 的八边形SPAD在130mV过量偏置和10.2V击穿电压下具有16kHz DCR。近来,在制造商中制造的具有相同有效面积的八边形SPAD,基于65nm标准CMOS工艺,在130mV过量偏置和9.1V击穿电压下回产生了150kHz的DCR。可以看出随着工艺基线的缩小,击穿电压明显降低,但即使在较低过量偏置电压下,DCR也会大大提高。这是因为为了确保晶体管的性能,越小的工艺节点,掺杂浓度也会越高,直接导致耗尽区缺陷态和电场强度急剧提高,从而使DCR退化。工艺改善,例如非硅化,双扩散源/漏注入,氢退火等可降低缺陷密度,从而减少缺陷态相关的暗计数,尽管这会带来额外的制造成本。

E.后脉冲几率, Afterpulsing Probability

SPAD的雪崩过程,不断的碰撞电离和击穿将会对器件

造成伤害，因此需要及时终止。另外，为了要检测后续的光子，器件必须重置，即雪崩必须被淬灭，雪崩电流需降至小于 $100\mu\text{A}$ 。淬灭是通过合适的驱动电子装置来降低器件偏置接近或低于击穿值的过程。经过一定的停滞时间（持续几十纳秒），SPAD 两端电压可以再次恢复到工作值（超过击穿电压）以准备接收下一个光子。将 SPAD 淬灭重置后，半导体中被缺陷态俘获的电荷载流子有可能接收到足够的能量如热动能，从陷阱中释放出来并跃迁至导带，从而引发新的雪崩，这种现象被称为后脉冲^[18]（图 6）。后脉冲同暗计数一样，不能被后端读取电路区分，是探测系统的噪音，需要避免。给予 SPAD 淬灭之后到电压重置之前足够的停滞时间，受陷的载流子就能脱陷，以减小后脉冲产生的几率。由于半导体缺陷态的形成和掺杂浓度、杂质、晶格界面十分相关，因此尽可能地确保工艺过程的洁净至关重要。另一方面，雪崩电流过大，载流子的俘获数量就会提高，降低雪崩电流和雪崩时间可以减少载流子的俘获数量，从而减小后脉冲。因而控制电路上要求淬灭过程快速准确，淬灭之后停滞时间拉长。同样地，SPAD 的缺陷态数量和面积有关，小型化的 SPAD 受益于更低几率的后脉冲。

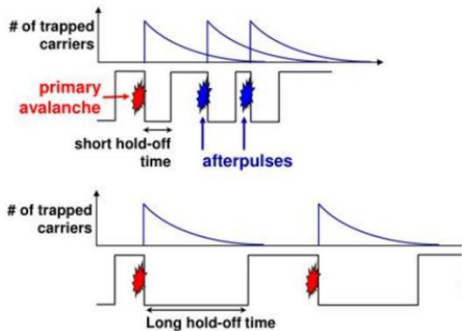


图6 增加 SPAD 淬灭后的停滞时间可以减小后脉冲发生的几率

F.串扰几率，Crosstalk Probability

串扰问题出现在 SPAD 阵列化中，而非单个 SPAD 器件的性能指标。当阵列中的某个 SPAD 接收光子触发雪崩，光生的载流子扩散或漂移到邻近的 SPAD 或者光生载流子复合产生的新光子穿透到邻近的 SPAD，都有可能触发串扰的雪崩。串扰几率的定义可以是阵列中所有其它 SPAD 触发对某个 SPAD 影响几率的平均或者总和，也可以是某个 SPAD 触发之后对其余 SPAD 影响几率的平均或者总和。串扰几率过大，将会增加探测系统的噪声，降低测量的精度。工艺上通常通过增大 SPAD 之间的距离或者添加隔离层来减小串扰风险。如图 7 所示，目前的串扰几率已经降低到一个百分点以下^[19]。

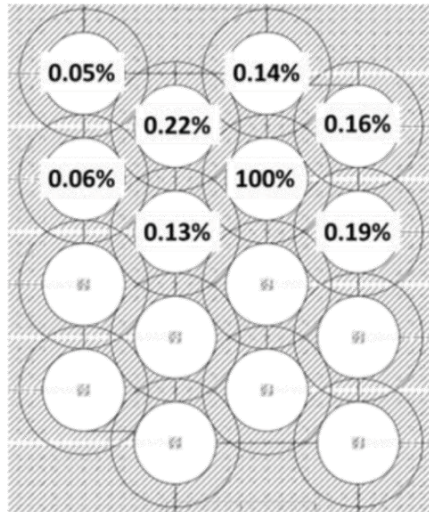


图7 单个 SPAD 探测光子触发雪崩之后对附近的 SPAD 的串扰几率分布^[19]

3 SPAD 的研究现状和问题

SPAD 目前的研究围绕 CMOS 工艺集成，阵列化，小型化以及提升性能这几个重点展开。SPAD 的器件结构和工艺流程决定了它的各项性能参数，另外 CMOS 工艺集成，阵列化，小型化的过程都会影响上述指标。

与 CMOS 工艺的兼容开拓了固态单光子传感器的发展，促进了单光子探测技术产业化的进程。但另一方面，传统按部就班的 CMOS 工艺也限制了 SPAD 的性能提升，场效应晶体管(MOSFET)的制备流程和参数并不完美地适用于 SPAD。产业界主流的处理办法是将 SPAD 与 MOSFET 分别制备在两片晶片，然后通过 3D 堆叠互连的方式将感测和电路合并形成探测芯片。由于 SPAD 阵列独立于 MOSFET，量身定制的 CMOS 工艺（Custom CMOS）可以大大提升 SPAD 的性能^[20]。

SPAD 的阵列化主要要做好像素间的隔离，解决邻近 SPAD 的串扰问题。另外，通过调节外围电路，金属走线和 SPAD 的器件结构尽可能地提高 SPAD 的填充因子 FF 以提高 PDE 也是一个重点。

SPAD 小型化的制约项在于 PDE，并且当器件较小时，由于保护环的存在，会使得耗尽区域扩展而达不到较高的电场强度，雪崩过程受到制约。倒装阱（Retrograde Well）是解决 SPAD 小型化的一个方法。目前研究正将 SPAD 的有效尺寸做到单位微米左右^[21,22]。

4 SPAD 的工作原理和深层物理机制

4.1 PN 结光吸收过程^[23]

SPAD 首先要吸收光，避开环境中高强度可见光的干扰，兼顾人眼安全，目前主流的接收波段为红外。考虑理想情况，当一束单色光垂直入射 SPAD 的 PN 结时，按照朗伯定理，光强在单位距离上的变化正比于半导体材料的光吸收系数（ α ）和光强（ I ）：

$$\frac{dl}{dx} = -\alpha l$$

其中 x 为入射的深度。据此，计算单个光子从入射界面处开始不同位置的吸收几率（ S ），其表达式为：

$$S = \alpha e^{-\alpha x}$$

入射深度越深，吸收几率越低，吸收的光子激发电子在能带中跃迁产生光生载流子。

4.2 耗尽区雪崩过程

如图8，雪崩击穿需要强电场和载流子，SPAD的雪崩均发生在耗尽区最高电场强度处，称为雪崩区。对于传统的半导体硅、锗、砷化镓，载流子的碰撞电离要求漂移的电场强度大于 10^5 V/cm。在这样的高强度电场下，电子或者空穴的漂移速度会达到饱和，因而相比较下耗尽区的扩散速度可以忽略不计。雪崩触发之前，PN结的外加电势几乎全部落在耗尽区即空间电荷区，而P、N中性区的多子电场强度几乎为零，少子运动以扩散为主^[24,25]。假设P、N区掺杂浓度均匀，耗尽区的电场强度和宽度不随雪崩发生而变化。考虑耗尽区的载流子碰撞电离，离子率（ β ）满足奇诺厄斯定律（Chynoweth's law）：

$$\beta = \beta_0 \exp\left(\frac{-b}{E}\right)$$

其中 β_0 和 b 均为碰撞电离系数， E 为电场强度。以 10^5 V/cm 电场为例，电子的离子化效率远高于空穴，下表给出了它们的基本系数^[26]。

系数	β_0 (cm^{-1})	b (V/cm)	B (cm^{-1})
电子	3.80×10^6	1.75×10^6	9.54×10^{-2}
空穴	2.25×10^7	3.26×10^6	1.56×10^{-7}

碰撞电离产生的电子-空穴对有一定几率发生复合，复合的时间常数为 τ ，单位时间复合湮灭的数量取决于电子-空穴的数量。在耗尽区多子被耗尽，因此复合过程不多。而在P、N中性区由光吸收产生的少子却极大可能因为大量多子的存在而被复合。考虑耗尽区的碰撞电离过程（电子为例），电子数量的增长满足下式：

$$\frac{dn}{dt} = n\beta_e V_e + p\beta_h V_h - \frac{nV_e}{W} - \frac{n}{\tau_n}$$

其中 n 是电子浓度， p 是空穴浓度， V 是电子、空穴的饱和速度， W 是耗尽层宽度。当碰撞电离自持，耗尽层的电子浓度不断增加即（ $dn/dt > 0$ ），电流达到 $100\mu\text{A}$ 时，雪崩发生。上面的式子展示了碰撞电离的统计结果，对于初始的单个光生电子、空穴，它们触发雪崩的几率定义为 P 。 P 正相关于 β ，并随着 β 值增加呈几何倍数增加。

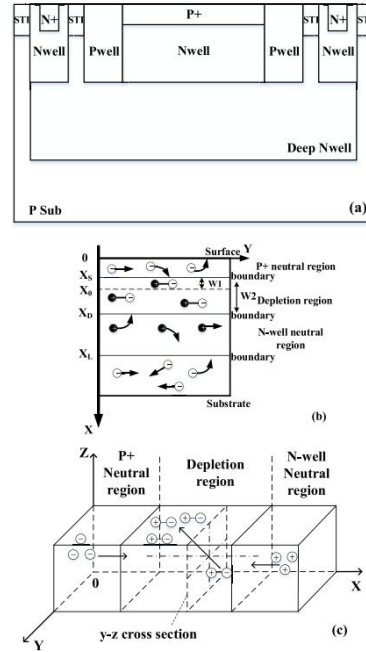


图8 三维PN结模型，光生载流子生成于各层，并由漂移和扩散作用向雪崩区移动^[27]

4.3 中性区少子扩散过程

除了耗尽区的光生载流子，中性区吸收光子后也会产生载流子。在中性区产生的少子一般受扩散，漂移和复合三种机制影响，通过浓度的连续性方程可以求解出从中性区到达耗尽区界面的少子数量^[27]，同样是统计结果。以N区的空穴为例，任意位置浓度随时间变化：

$$\frac{\partial p}{\partial t} = D_p \frac{\partial^2 p}{\partial x^2} - \mu_p E \frac{\partial p}{\partial x} - \frac{p}{\tau_p}$$

其中 D 是载流子的扩散系数， μ 是载流子的迁移率。光吸收后不同位置的空穴运动较为复杂，经边界条件求解难度较大，因此在忽略漂移电流的情况下，通过扩散到达耗尽区界面的少子数量可以简化为：

$$S_p = \int_{w_D}^{w_D + \sqrt{4\pi D_p \tau_p}} \theta S dx$$

其中 S_p 为N区扩散到达耗尽区的等效总空穴数量， w_D 为N区入射光的起点位置， θ 为常数， $\sqrt{4\pi D_p \tau_p}$ 为有效扩散长度。受限于扩散长度和 θ ， S_p 远小于耗尽层本征的光生载流子数量。

5 SPAD 各项性能参数的计算

5.1 SPAD PDE 的计算

SPAD雪崩的触发可以概括为耗尽区的光生载流子触发和耗尽区边界收集的中性区少子触发两部分^[28]。由载流子的雪崩触发几率 P 乘以光生载流子浓度 S ，SPAD的光子探测几率PDP和效率PDE可以写为：

$$PDP = \int^W (P_e + P_h) S dx + P_h S_p + P_e S_n$$

$$PDE = PDE_{Depleted} + PDE_{Neutral}$$

$$= FF \left[\int (P_e + P_h) S dx + P_h S_p + P_e S_n \right]$$

PDE 主要由耗尽层区域 ($PDE_{Depleted}$) 决定, 辅之以中性区 ($PDE_{Neutral}$) 的扩散少子。由公式可见, 为了提高 PDE, 应尽可能提高光吸收, 包括提升光吸收系数, 扩展光在器件中的传播光径, 扩大耗尽区宽度等。另一方面应尽可能提高载流子的雪崩触发几率, 方法包括增大电场强度, 减小载流子复合, 扩大耗尽区宽度等。

5.2 SPAD 时间抖动的计算

根据时间抖动的定义, SPAD 接收光子的时间波动来源于接收位置的不同。若光子在耗尽区被吸收触发雪崩, 电流倍增的过程较快。若光子在中性区被吸收, 扩散到耗尽区触发雪崩, 耗时较长且随吸收深度增加触发几率减小。

一般通过模拟光生载流子在耗尽区不同位置开始的碰撞电离, 计算倍增电流达到 $100 \mu A$ 所需要的时间, 计算平均值 ξ 及方差 σ , 以高斯分布 G 模拟这个时间抖动^[27]:

$$G(\xi, \sigma, t) = \frac{PDE_{Depleted}}{\sqrt{2\pi}\sigma} e^{-\frac{(t-\xi)^2}{2\sigma^2}}$$

而中性区扩散的少子触发的雪崩时间尾形 J 可以经边界条件计算和模拟, 参照^[27]结果, 可以写成:

$$J(t) \sim PDE_{Neutral} e^{-\left[\frac{(x-\mu_p E t)^2}{4D_p t} \frac{t}{\tau_p}\right]}$$

因此, 总的时间抖动:

$$\begin{aligned} T_j &= G(\xi, \sigma, t) + J(t) \\ &\approx \frac{PDE_{Depleted}}{\sqrt{2\pi}\sigma} e^{-\frac{(t-\xi)^2}{2\sigma^2}} \\ &\quad + PDE_{Neutral} e^{-\left[\frac{(x-\mu_p E t)^2}{4D_p t} \frac{t}{\tau_p}\right]} \end{aligned}$$

由于接收时间模型的后一项 J 为指数衰减的尾形, 称为 Diffusion Tail。因此同 PDE 一样, SPAD 的时间抖动主要由耗尽区光生载流子触发的雪崩决定。为了减小参数 ξ 和 σ , 提高单光子探测系统的时间精度, 耗尽区的雪崩过程需要加速。因此, SPAD 电场强度需要增加, 耗尽区宽度需要减小, 这与 PDE 要求相反, 所以 T_j 与 PDE 这两个性能参数存在取舍。

5.3 SPAD 击穿电压的计算

基于理想的掺杂均匀 PN 结模型, 以最大的电场强度可以反推击穿电压:

$$V_R = \left(\frac{N_A + N_D}{N_A N_D} \right) \frac{\epsilon_s}{2e} E_{max}^2 - V_{bi} \approx \left(\frac{N_A + N_D}{N_A N_D} \right) \frac{\epsilon_s}{2e} E_{max}^2$$

可以看出, 掺杂浓度越高, 击穿电压越小。

5.4 SPAD 暗计数的计算

SPAD 的暗计数主要来自热生载流子和能带间隧穿产生

的载流子触发的雪崩。对于硅, 不论热生还是隧穿, 直接带隙跃迁均比经缺陷态间接跃迁要难。相比于耗尽区, 中性区无电场只有热生载流子, 扩散到耗尽区触发雪崩的几率微乎其微, 忽略不计。借助带隙间缺陷态热生的非平衡载流子生成速率由 Shockley-Read-Hall (SRH) 模型给出, 详见^[29]:

$$G_{SRH} = \frac{pn - n_i^2}{\tau_n \left[p + n_i e^{\frac{E_t - E_i}{kT}} \right] + \tau_p \left[n + n_i e^{\frac{E_t - E_i}{kT}} \right]}$$

$$\tau_n = \sqrt{\frac{m_n^*}{3kT}} \frac{1}{N_t \sigma_n}$$

$$\tau_p = \sqrt{\frac{m_p^*}{3kT}} \frac{1}{N_t \sigma_p}$$

其中, n_i 为本征载流子浓度, τ_n 和 τ_p 是热生电子/空穴寿命, E_t 是缺陷态能级, m_n^* 和 m_p^* 是有效电子/空穴质量, N_t 是缺陷态密度, σ_n 和 σ_p 是电子/空穴俘获面积。由公式可见, 缺陷态密度 N_t 越高, 热生成载流子速度也会越高。

如果 SPAD 雪崩区域存在强电场, 借助带隙间缺陷态的隧穿现象将发生。Shockley-Read-Hall 的生成率将明显增强。场效应增强因子 Γ 引入的 SRH 模型修正了电子/空穴寿命:

$$\tau_n' = \frac{\tau_n}{1 + \Gamma}$$

$$\tau_p' = \frac{\tau_p}{1 + \Gamma}$$

$$\Gamma = 2\sqrt{3\pi} \frac{E}{\phi} \exp \left[\left(\frac{E}{\phi} \right)^2 \right]$$

其中, E 为电场强度, ϕ 为固定常数。电场强度的增强将大大提升非平衡载流子的生成速率, 再乘以载流子雪崩触发几率即 SPAD 的暗计数。

5.5 SPAD Afterpulsing 的计算

SPAD 后脉冲的工作原理与暗计数部分类似, 是雪崩击穿发生、淬灭之后被缺陷态俘获的载流子再次脱陷, 热生成, 然后触发雪崩造成的假触发。除了与缺陷态密度、电场强度正相关以外, 后脉冲还与前期雪崩电流正相关, 雪崩电流越大, 被俘获的载流子也越多。SPAD 后脉冲的计算此处不展开。

6 SPAD 性能影响因素总结

结合第一节的 SPAD 介绍和第二节深层物理机制, 可以将决定 SPAD 性能的几个重要影响因素定性归纳为如下表格。

SPAD性能参数	掺杂浓度	耗尽区宽度	耗尽区电场强度	面积	缺陷态密度	温度
PDE	-	正相关	正相关	正相关	负相关	-
T _{off}	-	正相关	负相关	正相关	负相关	-
V _b	负相关	正相关	-	-	-	正相关
DCR	-	-	正相关	正相关	正相关	正相关
Afterpulsing Probability	-	-	正相关	正相关	正相关	正相关

结语

从单光子探测技术的研究背景及意义展开，介绍了传感器核心单光子雪崩二极管的工作原理和性能参数。通过对SPAD各参数物理模型的理解和计算，深刻了解了器件结构和工艺对SPAD性能的影响。

参考文献：

[1] Donati, Silvano, and Tiziana Tambosso. "Single-photon detectors: From traditional PMT to solid-state SPAD-based technology." IEEE Journal of Selected Topics in Quantum Electronics 20.6 (2014): 204-211.

[2] Bronzi, Danilo, et al. "Automotive three-dimensional vision through a single-photon counting SPAD camera." IEEE Transactions on Intelligent Transportation Systems 17.3 (2015): 782-795.

[3] <http://www.199it.com/archives/830345.html>.

[4] Natarajan, Chandra M., Michael G. Tanner, and Robert H. Hadfield. "Superconducting nanowire single-photon detectors: physics and applications." Superconductor science and technology 25.6 (2012): 063001.

[5] Smith, Devin H., et al. "Conclusive quantum steering with superconducting transition-edge sensors." Nature communications 3.1 (2012): 1-6.

[6] Natarajan, Chandra M., et al. "Quantum detector tomography of a time-multiplexed superconducting nanowire single-photon detector at telecom wavelengths." Optics express 21.1 (2013): 893-902.

[7] Bertone, Nick, Roberto Biasi, and Bruno Dion. "Overview of photon counting detectors based on CMOS processed single photon avalanche diodes (SPAD), InGaAs APDs, and novel hybrid (tube+ APD) detectors." Semiconductor Photodetectors II. Vol. 5726. International Society for Optics

and Photonics, 2005.

[8] Ghioni, Massimo, et al. "Planar silicon SPADs with 200- μ m diameter and 35-ps photon timing resolution." Advanced Photon Counting Techniques. Vol. 6372. International Society for Optics and Photonics, 2006.

[9] Morimoto, Kazuhiro, et al. "Megapixel time-gated SPAD image sensor for 2D and 3D imaging applications." Optica 7.4 (2020): 346-354.

[10] Malass, Imane, et al. "Evaluation of size influence on performance figures of a single photon avalanche diode fabricated in a 180 nm standard CMOS technology." Analog Integrated Circuits and Signal Processing 89.1 (2016): 69-76.

[11] Vignetti, M. M., et al. "Simulation study of a novel 3D SPAD pixel in an advanced FD-SOI technology." Solid-State Electronics 128 (2017): 163-171.

[12] Lindner, Scott, et al. "A high-PDE, backside-illuminated SPAD in 65/40-nm 3D IC CMOS pixel with cascoded passive quenching and active recharge." IEEE Electron Device Letters 38.11 (2017): 1547-1550.

[13] Bronzi, Danilo, et al. "SPAD figures of merit for photon-counting, photon-timing, and imaging applications: a review." IEEE Sensors Journal 16.1 (2015): 3-12.

[14] Moroshima, Heiji, Hajime Terakado, and Hideharu Fujii. "Zener diode with protective PN junction portions." U.S. Patent No. 4,484,206. 20 Nov. 1984.

[15] Leitner, Tomer, et al. "Measurements and simulations of low dark count rate single photon avalanche diode device in a low voltage 180-nm CMOS image sensor technology." IEEE transactions on electron devices 60.6 (2013): 1982-1988.

[16] Massari, Nicola, et al. "16.3 A 16 $\times$ 16 pixels SPAD-based 128-Mb/s quantum random number generator with- 74dB light rejection ratio and- 6.7 ppm/ $^{\circ}$ C bias sensitivity on temperature." 2016 IEEE International Solid-State Circuits Conference (ISSCC). IEEE, 2016.[17] Henderson, Robert K., Justin Richardson, and Lindsay Grant. "Reduction of band-to-band tunneling in deep-submicron CMOS single photon avalanche photodiodes." International Image Sensor Workshop (IISW 2009), Bergen, Norway. 2009.

[18] Anti, Michele, et al. "Modeling of afterpulsing in single-photon avalanche diodes." Physics and Simulation of Optoelectronic Devices XIX. Vol. 7933. International Society for Optics and Photonics, 2011.

[19] You, Ziyang, et al. " μ m pitch, 1 μ m active diameter SPAD arrays in 130 nm CMOS imaging technology." Proc. IISW (3): 238-241.

(下转第 57 页)